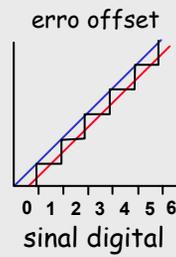
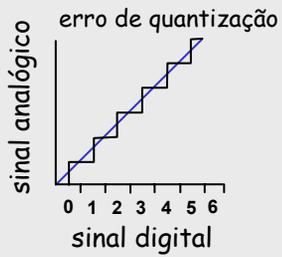


## Conversores A/D e D/A

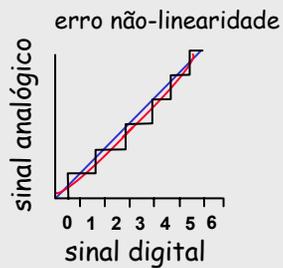
- **transdutor:** gera ou utiliza sinais analógicos
- **computador:** opera sinais digitais

analógico (contínuo) ↔ digital (discreto)

sinal (V) ↔  $2^n - 1$  ( $n = n^\circ$  bits)



## Conversores A/D e D/A



## Conversores A/D e D/A

- erro de quantização: 1/2 LSB

conversor de 8 bits: 0 - 255

- erro: 1/2 em 255 = 0,2 %
- sinal 0 - 5 V: erro =  $\pm 10$  mV
- crítico para sinais pequenos:

$$3_2 = (3 \times 5 \text{ V}) / 255 = 59 \text{ mV}$$

$$\text{medida} = (59 \pm 10) \text{ mV} \quad (\text{erro} = 17 \%)$$

minimização do erro:

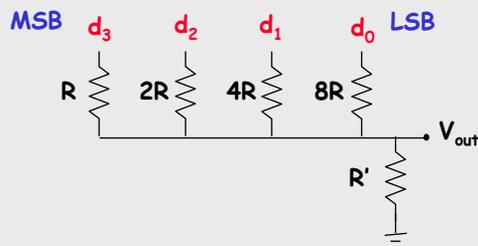
- resolução: número de bits do conversor

- 10 bits: 1 em 1024
- 12 bits: 1 em 4096

faixa dinâmica: adequar o sinal ao conversor

- conversor 10 bits, sinal 0 - 10 V:  
10 V = 1024

## Conversores D/A básico



$d_n$ : entradas digitais (LO ou HI)

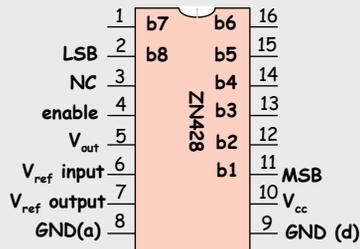
$$R' \ll R: V_{out} = \left[ \left( d_3 + \frac{d_2}{2} + \frac{d_1}{4} + \frac{d_0}{8} \right) \times \frac{R'}{R} \right] \times V_{in}$$

$V_{in}$ : tensão de referência



## Conversores D/A R-2R

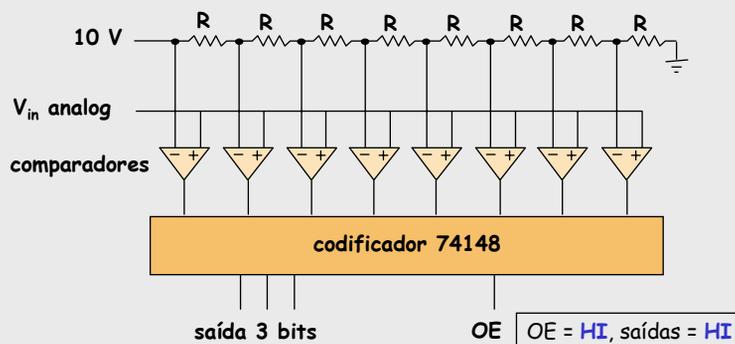
### • ZN428:



- 8 bits
- tipo R-2R
- tempo de conversão: 1,25  $\mu$ s
- referência interna: 2,5 V
- latches de entrada:
  - enable **LO**: transparente
  - enable **HI**: dados seguros

- DAC's com saída proporcional ao produto da tensão de referência e do sinal digital
- tensão de referência variável: diferentes faixas de  $V_{out}$

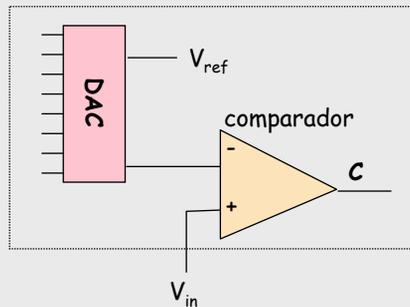
## Conversores A/D tipo flash



- comparadores com diferentes  $V_{referência}$
- $V_{referência}$  igualmente espaçadas
- se  $V_{in} > V_{referência} \rightarrow$  comparador = **HI**
- decodificador transforma em digital
- conversão paralela
- método de conversão mais rápido (30 - 60 ns)
- caros

## Conversores A/D aproximações sucessivas

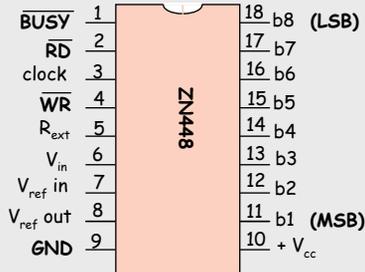
- um dos mais empregados, barato
- exato e rápido (1 - 50  $\mu$ s, para A/D 8-12 bits)
- compara sinal analógico de entrada ( $V_{in}$ ) com valores digitais apresentados a um D/A (interno)



## Conversores A/D aproximações sucessivas

- início: **zero** (entrada do D/A)
- 1ª aproximação: **MSB = 1**
  - se **C = LO**, saída DAC  $< V_{in}$ , **MSB = 1**
  - se **C = HI**, saída DAC  $> V_{in}$ , **MSB = 0**
- aproximações sucessivas até **LSB**
- para A/D de **n** bits: **n** aproximações
- procura binária, iniciando pela metade

## Conversores A/D aproximações sucessivas



**ZN448**

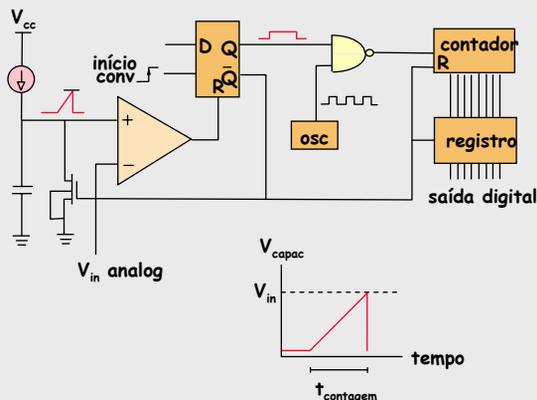
- 8 bits
- tempo de conversão:  $9 \mu\text{s}$
- referência interna:  $2,5 \text{ V}$
- clock interno
- bipolar ( $\pm V_{in}$ )

### conversão:

- $\overline{\text{RD}} = \text{HI}$ , saídas em tri-state (alta impedância)
- transição **HI-LO** em  $\overline{\text{WR}}$  (início de conversão) coloca  $\overline{\text{BUSY}} = \text{LO}$  (conversão está sendo realizada)
- a cada transição **HI-LO** do clock é realizada uma aproximação
- $\overline{\text{BUSY}} = \text{HI}$  indica final de conversão
- $\overline{\text{RD}} = \text{LO}$  para efetuar leitura

## Conversores A/D rampa simples (single slope)

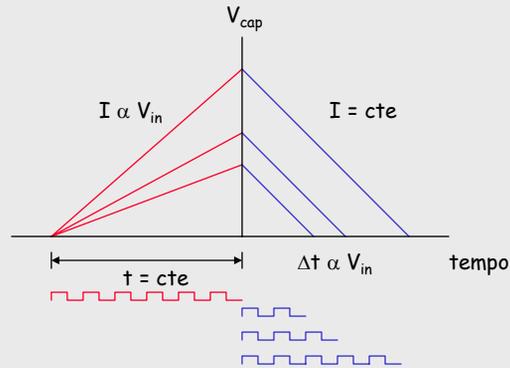
- baseado na rampa de potencial, produzida ao se carregar um capacitor
- capacitor carregado até  $V_{\text{capac}} = V_{in}$  (analógico)
- pulsos de clock contados são proporcionais a  $V_{in}$



- simples
- exatidão e estabilidade do capacitor e do comparador limitam a exatidão do A/D

## Conversores A/D rampa dupla (dual slope)

- capacitor é carregado por uma corrente proporcional à  $V_{in}$  analógica, por um tempo pré-determinado (fixo)
- tempo de descarga é proporcional à  $V_{in}$



- menos sujeito à estabilidade e exatidão do capacitor
- melhor exatidão (comparado ao A/D de rampa simples)
- barato; lento (tempo de conversão da ordem de ms)