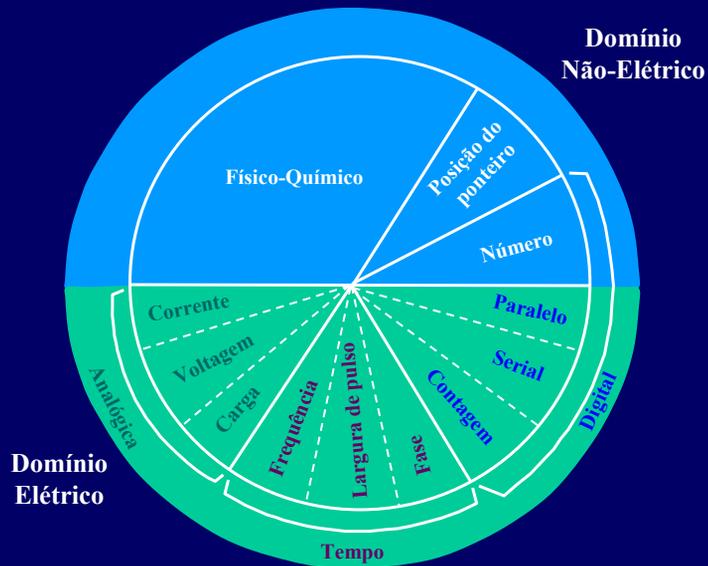


# Domínio de dados



## ELETRÔNICA DIGITAL

- **sinais digitais:** discretos
- **2 estados possíveis:** níveis lógicos
  - ALTO: high = HI = 1 = +5 V
  - BAIXO: low = LO = 0 = 0 V
- **bit:** BI-nary digiT

## ELETRÔNICA DIGITAL

### nível lógico:

- um bit de um número
- chave aberta / fechada
- sinal presente / ausente
- sinal analógico acima / abaixo de um limite
- evento ocorreu / não ocorreu
- ação deve / não deve ser realizada

### • microcomputador utiliza sinais digitais:

- conversor A/D
- conversor D/A

### • transmissão de sinais:

- menos afetada por ruídos e/ou interferências
- paralela ou serial

## Números Decimais, Binários e Hexadecimais

- **decimais:** - base 10  
- representados por dígitos 0 - 9

$$157 = 1 \times 10^2 + 5 \times 10^1 + 7 \times 10^0$$

- **binários:** - base 2  
- representados por dígitos 0 - 1

$$157 = 10011101$$

$$1 \times 2^7 + 0 \times 2^6 + 0 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$$

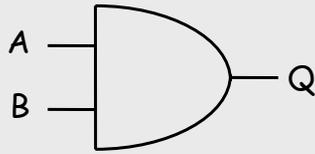
bit 7	bit 6	bit 5	bit 4	bit 3	bit 2	bit 1	bit 0
MSB							LSB

- **hexadecimais:** - base 16  
- representados por dígitos 0 - F

$$157 = 9D = (1001 + 1101 = 10011101)$$

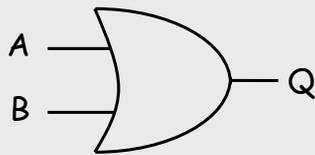
## Portas Lógicas

- porta AND (E):



A	B	Q
0	0	0
1	0	0
0	1	0
1	1	1

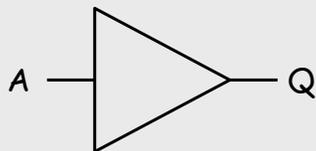
- porta OR (OU):



A	B	Q
0	0	0
1	0	1
0	1	1
1	1	1

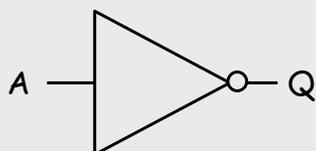
## Portas Lógicas

- porta EQ (buffer):



A	Q
0	0
1	1

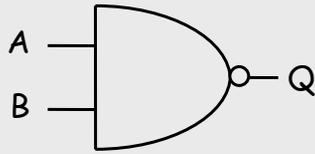
- porta NOT (NÃO = inversora):



A	Q
1	0
0	1

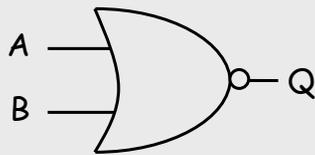
## Portas Lógicas

- porta NAND:



A	B	Q
0	0	1
1	0	1
0	1	1
1	1	0

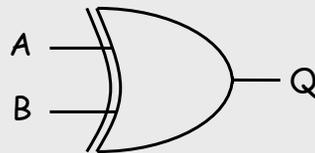
- porta NOR:



A	B	Q
0	0	1
1	0	0
0	1	0
1	1	0

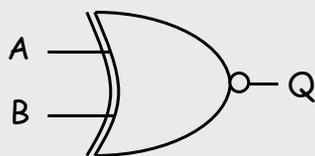
## Portas Lógicas

- porta X-OR (exclusive OR):



A	B	Q
0	0	0
1	0	1
0	1	1
1	1	0

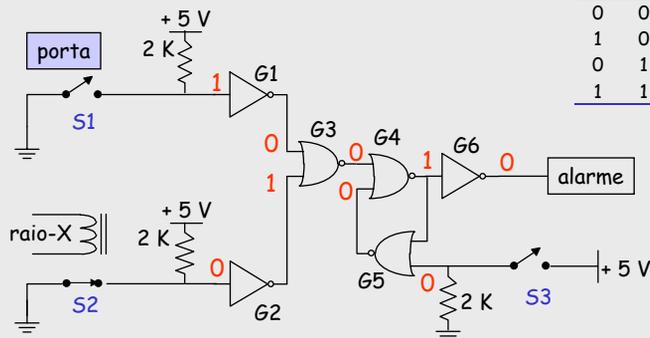
- porta X-NOR (exclusive NOR):



A	B	Q
0	0	1
1	0	0
0	1	0
1	1	1

## Aplicação de Portas Lógicas

Porta aberta / raio-X desligado

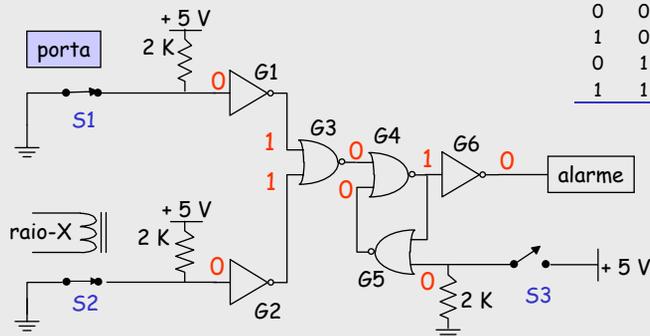


NOR		
A	B	Q
0	0	1
1	0	0
0	1	0
1	1	0

- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas

Porta fechada / raio-X desligado

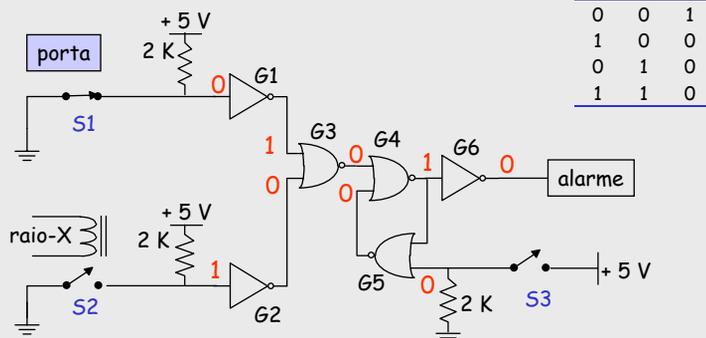


NOR		
A	B	Q
0	0	1
1	0	0
0	1	0
1	1	0

- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas

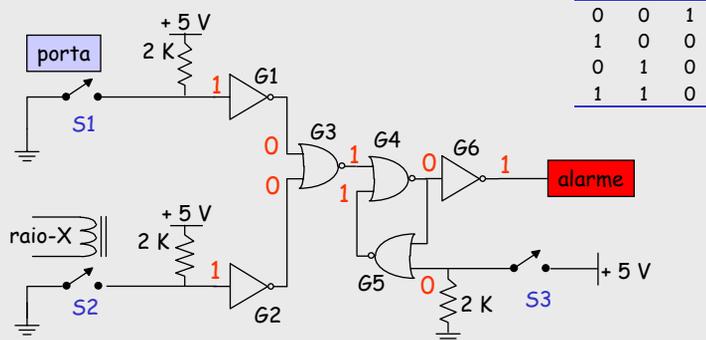
Porta fechada / raio-X ligado



- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas

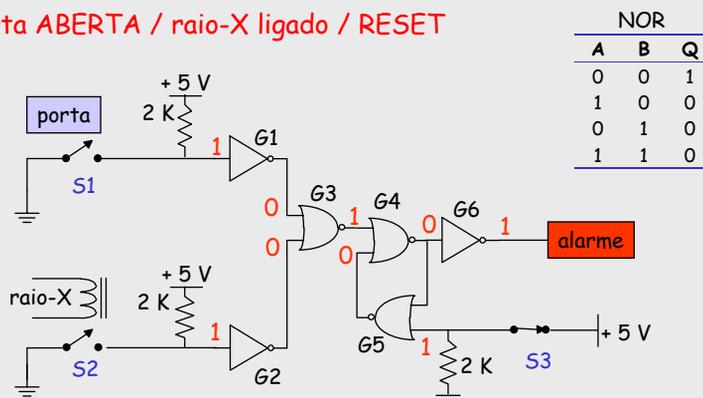
Porta ABERTA / raio-X ligado



- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas

Porta ABERTA / raio-X ligado / RESET

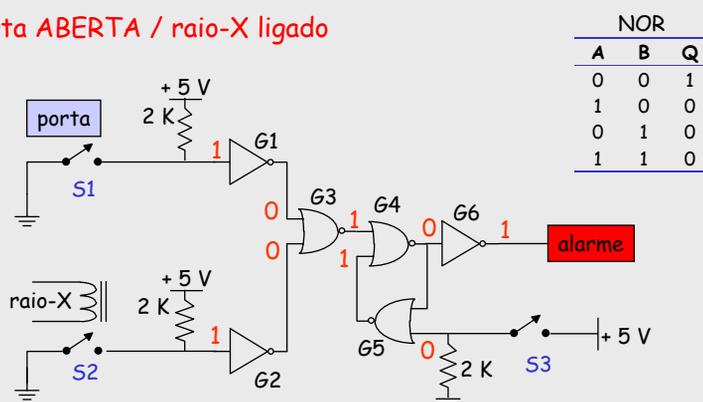


NOR		
A	B	Q
0	0	1
1	0	0
0	1	0
1	1	0

- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas

Porta ABERTA / raio-X ligado

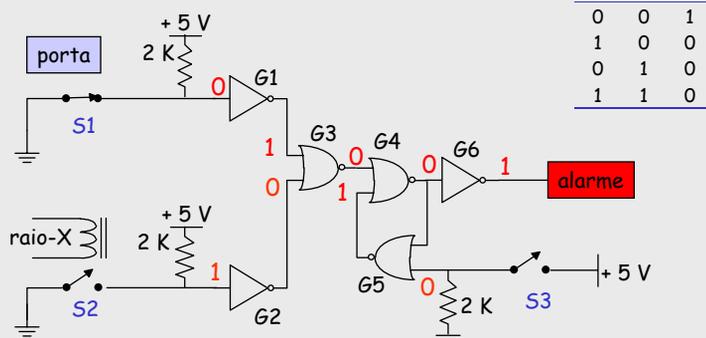


NOR		
A	B	Q
0	0	1
1	0	0
0	1	0
1	1	0

- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas

Porta fechada / raio-X ligado

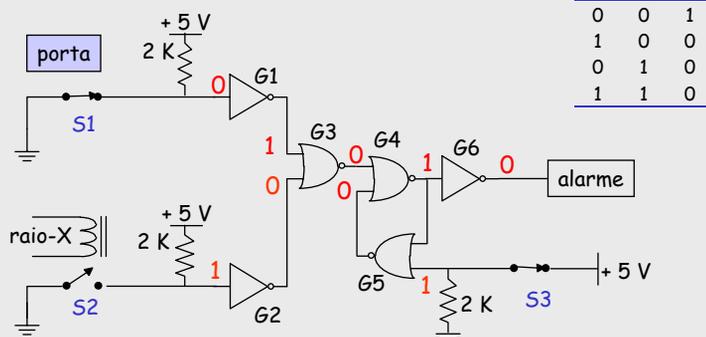


NOR		
A	B	Q
0	0	1
1	0	0
0	1	0
1	1	0

- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas

Porta fechada / raio-X ligado / RESET

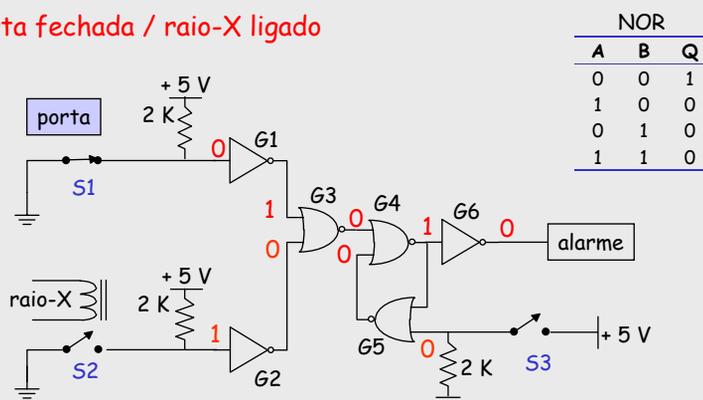


NOR		
A	B	Q
0	0	1
1	0	0
0	1	0
1	1	0

- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

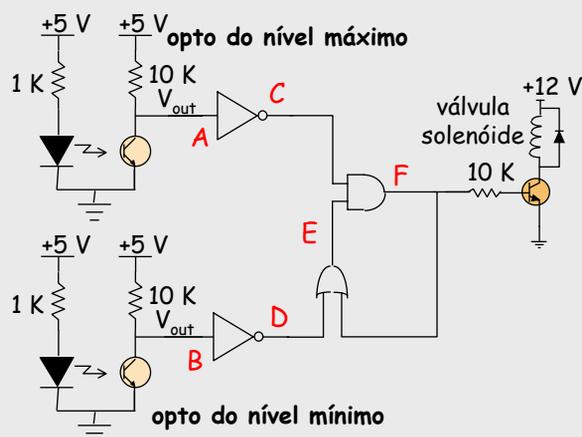
## Aplicação de Portas Lógicas

Porta fechada / raio-X ligado



- S1:** fechada quando porta está fechada
- S2:** fechada quando gerador de raios-X está desligado
- S3:** chave para reset do alarme (aberta)

## Aplicação de Portas Lógicas



Exemplo de circuito lógico para regular nível de água

**opto:**  $V_{out}$  depende da intensidade de luz que incide no fototransistor.

**ex.:** **ar:**  $V_{out} = 0,0\text{ V}$       **água:**  $V_{out} = 5,0\text{ V}$

## Família de Portas Lógicas

- **características:**

- níveis usados para representar HI e LO
- velocidade de mudança de nível
- nº de entradas que podem ser conectadas a uma única saída (fan-out)
- potência requerida para operar cada porta
- imunidade a ruídos

- **principais famílias:**

**TTL** (transistor-transistor logic)  
família **74**

**C-MOS** (complementary metal oxide silicon)  
famílias **4000, 74C**

## Família TTL

- **alimentação:** + 5 V e GND
- **níveis:** **HI** 2,4 - 5,0 V (típico 3,5 V)  
**LO** 0 - 0,8 V
- **tempo de propagação:** ~10 ns (até 25 - 35 MHz)
- **consumo:** 10 mW / porta
- **fan-out:** 10 (**LO**: saída 16 mA e entrada 1,6 mA)
- **spikes de corrente na alimentação:**



**glitches:** pulsos extremamente rápidos produzidos em uma porta durante a operação de outra porta



## Família C-MOS

- **alimentação:** +3 - +15 V e GND
- **níveis:** **HI** +  $V_{cc}$  (alimentação)  
**LO** 0 V  
**transição**  $1/2 V_{cc}$
- **velocidade:** depende de  $V_{cc}$  5 MHz  $V_{cc} = +5 V$   
10 MHz  $V_{cc} = +10 V$
- **consumo:** 2 - 3 ordens de magnitude menor que TTL
- **fan-out:** > 50 saída: **HI** 0,2 mA e **LO** 0,5 mA,  $V_{cc} +5 V$   
entrada: muito baixa (FET)
- **spikes e glitches:** menos prováveis
- **cuidados:** - evitar eletricidade estática no manuseio  
- não deixar entrada "flutuar" (+ V)

**TTL:** alta velocidade (com alto consumo)

**C-MOS:** baixo consumo (com velocidade pequena)

## Portas Lógicas TTL e C-MOS

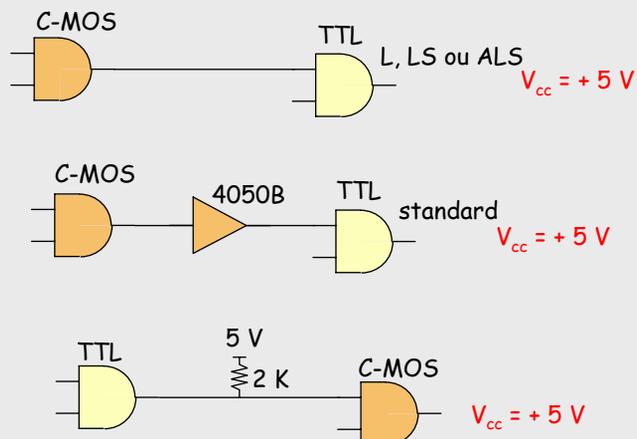
nome	tipo	n° / chip	C-MOS*	TTL
AND	2-input	4	4081	7408
	3-input	3	4073	7411
	4-input	2	4082	7421
NAND	2-input	4	4011	7400
	3-input	3	4023	7410
	4-input	2	4012	7420
	8-input	1	4068	7430
OR	2-input	4	4071	7432
	3-input	3	4075	-
	4-input	2	4072	-
NOR	2-input	4	4001	7402
	3-input	3	4025	7427
	4-input	2	4002	7425
INVERT		6	4049/4069	7404
BUFFER		6	4503/4050	74365

(\*) família 4000B

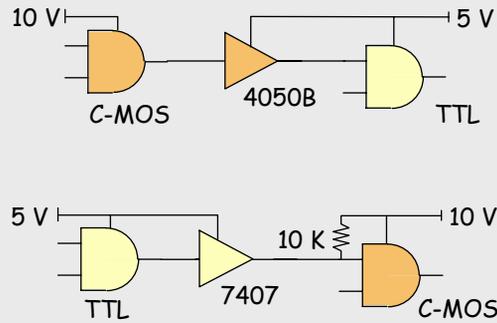
## Portas Lógicas TTL e C-MOS

família	código	velocidade/MHz	mW/porta
standard	7400	35	10
High power	74H00	50	22
Low power	74L00	3	1
Schottky	74S00	125	19
Low power Schottky	74LS00	45	2
Advanced Low power Schottky	74ALS	90	1
Fast	74F00	150	6

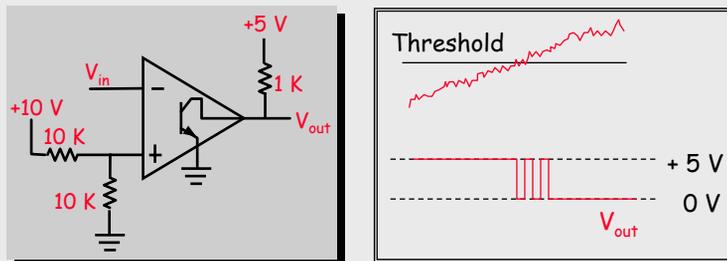
## Conexões entre TTL e C-MOS



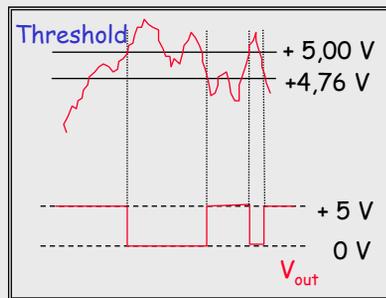
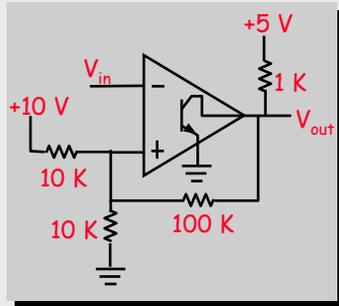
## Conexões entre TTL e C-MOS



## Geração de Sinais Lógicos comparador sem realimentação

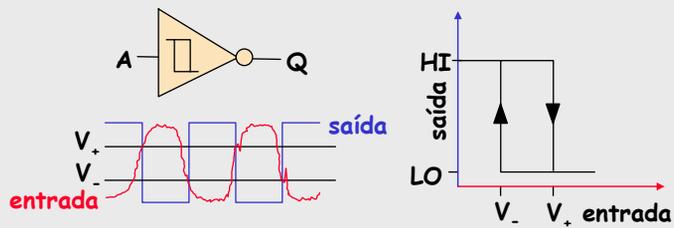


## Geração de Sinais Lógicos comprador com realimentação (Schmitt trigger)



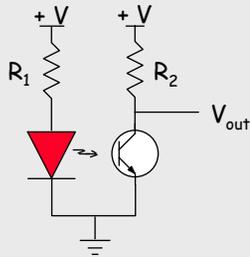
## Geração de Sinais Lógicos

- comparador
- comparador com Schmitt Trigger
- **porta Schmitt Trigger:**
  - transições rápidas



## Geração de Sinais Lógicos

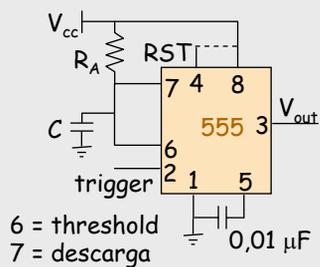
- sensores ópticos (opto-switches):



- sensor aberto,  $V_{out} = LO$   
- fotodiodo conduz
- sensor interrompido,  $V_{out} = HI$   
- fotodiodo não conduz

## Geração de Sinais Lógicos CI 555

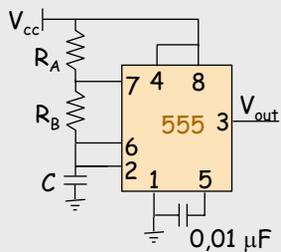
- temporizador (monostable):



- se  $V_{trigger} < 1/3 V_{cc}$ ,  $V_{out} = HI$
- C carrega até  $2/3 V_{cc}$  (threshold)
- $V_{out} = HI$  durante  $t = 1,1 \times R_A \times C$
- RST interrompe ciclo se aterrado
- aceita novo trigger após tempo  $t$

## Geração de Sinais Lógicos CI 555

- oscilador (astable) 



$$V_{cc} = 5 - 15 \text{ V}$$

- V no capacitor oscila entre  $1/3 - 2/3 V_{cc}$
- $t_{carga} = 0,695 (R_A + R_B) \times C$  ( $V_{out} = HI$ )
- $t_{descarga} = 0,695 \times R_B \times C$  ( $V_{out} = LO$ )
- $f = 1,44 / [(R_A + 2 R_B) \times C]$
- $i_{pino\ 7} < 200 \text{ mA}$  (limita  $R_A$ )